

PAT-NO: JP401160186A

DOCUMENT-IDENTIFIER: JP 01160186 A

TITLE: VIDEO OUTPUT SWITCH CIRCUIT

PUBN-DATE: June 23, 1989

INVENTOR-INFORMATION:

NAME

TANAKA, AKIRA

OKADA, NOBUTAKA

ASSIGNEE-INFORMATION:

NAME COUNTRY

MATSUSHITA ELECTRIC IND CO LTD N/A

APPL-NO: JP62318113

APPL-DATE: December 16, 1987

INT-CL (IPC): H04N005/268, H04N005/18, H04N005/265, H04N005/45

ABSTRACT:

PURPOSE: To supply two different analog video signals with DC reproduction to a video output switch circuit stable with circuit constitution by combining an analog switch circuit, a DC recovery circuit and an impedance conversion circuit.

CONSTITUTION: A Zener diode (ZD) 19 is used as a compensation element against temperature fluctuation and diodes (Di) 13, 14 and voltage division resistors 10, 11 are used as a means to supply two different clamp levels and an impedance conversion circuit (e) is formed to the output buffer to make the clamp level stable. That is, the fluctuation of the DC recovery level is cancelled with respect to the temperature fluctuation by matching the positive temperature coefficient of the Zener voltage of the Zener diode ZD9 and negative temperature coefficient of the diodes Di 13, 14. Moreover, the DC recovery level is cancelled in the impedance conversion circuit (e) and the output buffer by the combination of NPN and PNP transistors Q<SB>1</SB>, Q<SB>2</SB>. Thus, the DC recovery level is supplied stably to the video output switch circuit 6 with the simple method.

COPYRIGHT: (C)1989,JPO&Japio

⑫ 公開特許公報 (A) 平1-160186

⑤Int.Cl.⁴
H 04 N 5/268
5/18
5/265
5/45

識別記号 庁内整理番号
8420-5C
A-7170-5C
8420-5C
6957-5C 審査請求 未請求 発明の数 1 (全4頁)

⑩発明の名称 映像出力スイッチ回路

⑪特 願 昭62-318113
⑪出 願 昭62(1987)12月16日

⑫発明者 田中 彰 大阪府門真市大字門真1006番地 松下電器産業株式会社内
⑫発明者 岡田 伸 隆 大阪府門真市大字門真1006番地 松下電器産業株式会社内
⑫出願人 松下電器産業株式会社 大阪府門真市大字門真1006番地
⑫代理人 弁理士 中尾 敏男 外1名

明細書

1. 発明の名称

映像出力スイッチ回路

2. 特許請求の範囲

二つ以上のチャンネルからの映像信号をアナログスイッチを通じて時分割し、単一の画面上に異なる二つ以上の映像を任意に交互に切り換えるスイッチ回路と直流再生回路とインピーダンス変換回路を組み合せて映像出力回路に複合映像信号を供給する構成をそなえた映像出力スイッチ回路。

3. 発明の詳細な説明

産業上の利用分野

本発明は、映像制御システムの映像出力回路にアナログスイッチ回路と直流再生回路、並びにインピーダンス変換回路を組み合せ、異なる二つの映像をテレビシステム（以下、TVと略す）の画面上に表示するピクチャ・イン・ピクチャ（以下PinPと記す）動作を制御する映像出力スイッチ回路に関するものである。

従来の技術

従来の映像出力スイッチ回路では、第2図に示すものを用いていたが、この回路は当初、我々が目標としていたコスト低減化に相応の妥協点を見い出し、実用化を推し進めてきたが、今日の厳しいコスト競争化ではコスト的に十分に対応し得ることができないなりつつある。

即ち、破線枠内に示す部分は直流（以下DCと記す）再生を行うクランプ専用集積回路（以下ICと記す）であるが、7と8並びに25～32に示す外付部品を多く要する点とIC単価を含め、総合的なコスト比較でIC化のメリットが逆にデ・メリットになっていた。

以下、第2回路の動作概要を説明すると、入力端1、2にはTVとビデオシステム（以下VTRと記す）からの映像複合信号が入来し、アナログスイッチIC4、5を通じて接点bよりクランプICの入力端33に入力され、バッファアンプ34を通じての入出力端35、36に接続されるクランプ容量7を通じて次のクランプ回路37でDC再生される。DC再生された映像信号は出力

端子38よりアナログスイッチIC6のc₁, c₂接点を経て出力バッファQ₂を通じ出力端子19よりTV, VTRに接続される。

ところで、DC再生を行うクランプレベルの設定は電源端子20に供給される電源電圧から分圧抵抗25, 26を通じて与えられ、クランプは入力端子24および同39を通じて、入来するクランプパルスによって制御される。ノイズカット用容量29, 32およびローパスフィルタ用容量31, 32は外付けである。一方、入力端子3にはPinP機能を満足させるためにデジタル信号処理された映像信号をデジタル-アナログ変換し、エシコードICを通じて複合化された子画面用アナログ映像信号が入来する。

前記説明と同様に、端子3の入来信号は入力端子40から出力端子41を通じてDC再生され、スイッチ6の接点C₂-C₃-Q₂を経て端子19より出力する。なお、端子1と同2から入来する異なる二つの映像信号と端子3から入来する画像圧縮された子画面映像信号を切り換えるアナログス

イッチIC4, 4, 6は矢印で示すa, b, cの各接点に入来するゲートアレイICからの時分割されたゲート制御信号によって動作する。

発明が解決しようとする問題点

前記のような従来回路ではクランプIC周辺に多くの外付部品を必要とするため、今日の厳しい価格競争下ではコスト的に対応しきれない問題を生じるようになった。本発明はかかる点に鑑みてなされたもので、簡易な構成で価格的問題を解消し、且つ、性能的にも前記クランプICに相当する回路安定性と異なる二つのクランプレベルを提供することを目的としている。

問題点を解決するための手段

本発明は上記問題点を解決するため、クランプICに代る手段として温度変動に対する補償素子にツェナーダイオード（以下Z_Dと記す）を用い、異なる二つのクランプレベルを供給する手段にダイオード（以下D_iと記す）と分圧抵抗を用い、クランプレベルの安定化のために出力バッファにインピーダンス変換回路を構成してなる簡易な映

像出力スイッチ回路である。

作用

本発明は上記した構成により、Z_Dのツェナーバッファの正の温度係数とD_iの負の温度係数を合せることで温度変動に対し互にDC再生レベルの変動分を相殺し、インピーダンス変換回路と出力バッファはNPN型とPNP型トランジスタの組合せを行うことでDC再生レベルの相殺を行う極めて簡易な方法で映像出力スイッチ回路にDC再生レベルを安定に供給できる。

実施例

第1図は本発明の映像出力スイッチ回路の一実施例を示すPinP機能を有する映像制御システムの映像出力部回路図である。第1図において、入力端子1と同2には異なる二つの映像信号例えは、TVとVTR又はTVとTVあるいはVTRとVTRからの複合信号が入来する。入力端子3には画像圧縮された子画面用複合映像信号が入来する。なお、図中、モノリックIC上に構成されたアナログスイッチ4, 5, 6は説明の便宜

上、等価的に同じ動作をする機械スイッチに置換し図示したもので、これらのスイッチはPinP機能を満足させるためにスイッチの制御端子a, b, cに入力する映像制御信号によって各アナログスイッチ4, 5, 6が時分割動作する。破線枠dと同eは本発明に関わるDC再生回路とインピーダンス変換出力回路で、第2図に示したクランプICとその周辺部品を含め、その代用をなす部分であり、とくに、DC再生回路dはコンデンサ結合などで失われたDC成分を再生するために設定されるものである。アナログスイッチ5の接点b₁と同b₂からの映像信号は接点b₃を経てクランプ容量7を通じて、アナログスイッチ6の接点c₁に至る。一方、画像圧縮された子画面（TVの第1画面中に第2の画面を挿入する手段）用映像信号は入力端子3よりクランプ容量8を通じて、アナログスイッチ6の接点c₂に至る。ところで、これら二つの異なる映像信号はクランプレベルが異なったものであり、DC成分も損なわれているので、クランプをかけ後段出力回路に送出

する必要がある。破線枠 d 内の Z_b9 はレベルシフトと異なる二つのクランプレベル供給用ダイオード 13, 14 の温度補償を兼ねる。10 は可変抵抗器、11 は固定抵抗器で、これらの抵抗分圧比でもって異なる二つのクランプレベルを設定する。ダイオード 13, 14 は Z_b9, 抵抗 10 より同 11 で構成するレベルシフターの DC のみバスさせるもので、且つ、アナログスイッチ 6 の接点 c₁ と同 c₂ に入来する映像信号成分をレベルシフト回路へバスさせないためのリミッタを兼ねる。コンデンサ 7, 8 は各々の接点 b₃ と同 c₁ 並びに入力端子 3 と接点 c₂ を結ぶカップリングの役目と DC レベルを記憶するクランプ用コンデンサでもある。スイッチ 6 の接点 c₁ 及び同 c₂ を経て、接点 c₃ に入来するクランプレベルは動作を安定ならしめるよう、e 枠内に示すインピーダンス変換出力回路と接続される。トランジスタ Q₁ のベース入力側を高インピーダンスにしてクランプ容量に記憶された DC 再生レベルが Q₁ の入力インピーダンスの影響でレベル変動しないように

考慮し、且つ、出力段出力側の負荷インピーダンスの影響をも避けるように二段直結回路で部品を削減し、温度変動に対してはベース・エミッタ間順方向電圧（以下 V_{BE} と記す）の変動分 ΔV_{BE} をトランジスタ Q₁ と同 Q₂ の ΔV_{BE} で相殺するように、NPN と PNP（又は PNP と NPN でもよい）の組合せでカバーするようにしている。トランジスタ Q₁ と同 Q₂ のエミッタ側に入る抵抗器 15 と同 16 は前記入出力インピーダンス設定用であり、抵抗器 7 は出力端 19 に接続される VTR あるいは TV の負荷マッチング用であり、コンデンサ 18 は出力カップリング用である。端子 20 は正極の供給電源端子、端子 21 は電源の負極接地点である。出力端子 22 はスイッチ 4 の接点 a₁ と同 a₃ を経由する映像信号並びに接点 a₂ と同 a₃ を経由する映像信号を第 1 の画面を信号処理する親デコーダ回路へ接続され、出力端子 23 はスイッチ 5 の接点 b₁ と同 b₃ を経由する映像信号並びに接点 b₂ と同 b₃ を経由する映像信号を第 1 の画面中に第 2 の画面を挿入するために信号処

理する子デコーダ回路へ接続される。

なお、破線枠 d 内の Z_b の接続配置は接点 c₁, c₂ のクランプ設定レベル如何で抵抗 11 と交換配置され使用されるケースもあり、この場合の温度係数は Z_b 13, 14 の温度係数に合致したものに選択し使用される。なお、コンデンサ 12 はノイズ除去用バイパスである。

発明の効果

以上、述べてきたように本発明によれば、極めて簡易な回路構成で安定に精度よく映像出力スイッチ回路に異なる二つの DC 再生したアナログ映像信号を供給でき、PinP 機能を満足させる実用的且つ、極めて有用な回路である。

4. 図面の簡単な説明

第 1 図は本発明の一実施例映像出力スイッチ回路図、第 2 図は従来例の回路図である。

1, 2 …… 映像信号出力端子、3 …… 画像圧縮された映像信号入力端子、4, 5, 6 …… アナログスイッチ、a, b, c …… 映像信号を時分割制御する入力端子、d …… クランプレベルシフト回

路、e …… インピーダンス変換出力回路、19 …… 映像出力端子、20 …… 正極電源供給端子、21 …… 負極電源接地点、22, 23 …… デコーダへの映像信号出力端子。

代理人の氏名 弁理士 中尾敏男 ほか 1 名

図 1 図

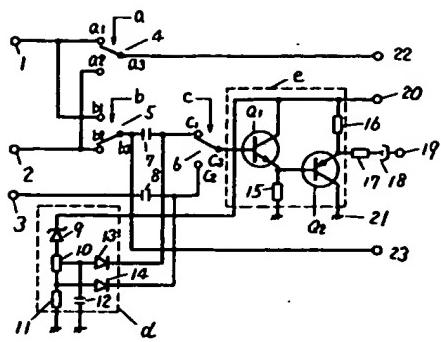


図 2 図

